

# PATENT ABSTRACTS OF JAPAN Available Copy

(11)Publication number : 09-188000

(43)Date of publication of application : 22.07.1997

(51)Int.Cl.

B41J 2/525  
 B41J 2/44  
 B41J 2/45  
 B41J 2/455  
 G03G 15/01  
 G03G 15/01  
 H04N 1/04  
 H04N 1/46

(21)Application number : 08-003305

(71)Applicant : OKI DATA:KK

(22)Date of filing : 11.01.1996

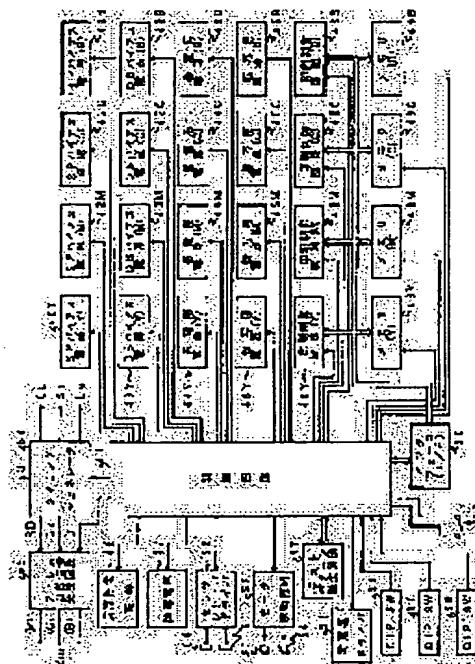
(72)Inventor : OTAKI NOBORU  
 YOSHIDA KAZUYOSHI  
 INOUE HIROYUKI  
 OGATA HIDEICHIRO

## (54) DEVICE AND METHOD FOR COLOR RECORDING

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide a color recording device having a plurality of recording heads classified by color which corrects color shift due to inclination, and a method therefor.

SOLUTION: Memories 49Y, 49M, 49C, 49B store image data to be sent through an interface 50 by classifying by color. To a control circuit 41 for controlling a device, DIP switches 56, 57, 58, a timing generator 64, an address switch signal generating circuit 65, and a test pattern generating circuit 67 are connected. The DIP switches 56, 57, and 58 set a correction value for correcting the color shift among LED heads at every color. The timing generator 64 generates various signals for controlling a memory 49. The address switch signal generating circuit 65 generates a switch signal for switching the address of the memory 49 cyclically.



## LEGAL STATUS

[Date of request for examination] 09.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

特開平 9-188000

(43) 公開日 平成9年(1997)7月22日

(51) Int. Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術指示箇所
B 4 1 J	2/525		B 4 1 J 3/00	B
	2/44		G 0 3 G 15/01	S
	2/45			
	2/455		1 1 2 A	A
			B 4 1 J 3/21	L
G 0 3 G	15/01		H 0 4 N 1/04	D
			OL	(全 30 頁) 最終頁に続く

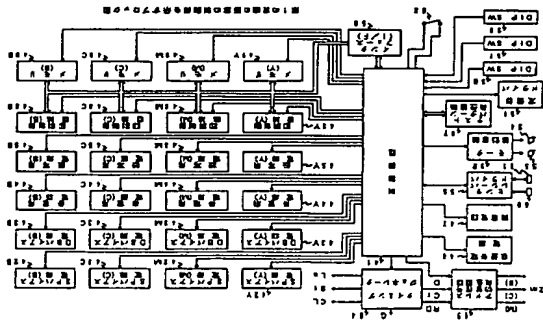
(21) 出願番号	特開平8-3305	(71) 出願人	591044164 株式会社杜仲データ
(22) 出願日	平成8年(1996)1月11日	(72) 発明者	大瀧 登 東京都港区芝浦4丁目11番地22号 株式会社 杜仲データ内
		(72) 発明者	吉田 一義 東京都港区芝浦4丁目11番地22号 株式会社 杜仲データ内
		(72) 発明者	井上 弘之 東京都港区芝浦4丁目11番地22号 株式会社 杜仲データ内
		(74) 代理人	井理士 大西 健治 最終頁に続く

(54) 【発明の名称】 カラー記録装置およびカラー記録方法

(57) 【要約】

【課題】 記録ヘッドを色別に複数有するカラー記録装置において、傾き等による色ずれを補正する装置および方法を提供する。

【解決手段】 メモリ49Y、49M、49C、49Bはインタフェース部50を介して送られてくる画像データを色別に格納する。装置を制御する制御回路41には、ディップスイッチ56、57、58、タイミングジェネレータ54、アドレス切替信号発生回路65、デストバクテーション発生回路67が接続される。ディップスイッチ56、57、58は色毎のLEDヘッド間の色ずれを補正するための補正值を設定する。タイミングジェネレータ54はメモリ49を制御するための各種の信号を発生し、アドレス切替信号発生回路65は周期的にメモリ49のアドレスを切り替えるための切替信号を発生する。



一、ヤゼンダ、シアン、ブラックのトナーにより、ライン単位で順次カラー画像の記録を行っている。このように、各色の画像形成手段によって同一の記録媒体上に順次異なる色のトナーを重ねて転写しているため、各画像形成手段が正規の位置からずれて取り付けられていると、色ずれが生じ、所望の色再現が実現できず、画像品質を劣化させていた。

【0003】ところで、前記色ずれの種別としては、記録媒体の搬送方向（副走査方向）の位置ずれ、記録ヘッドの走査方向の位置ずれ、記録媒体に対して記録ヘッドが斜めに傾いて配置されているために発生する傾きずれなどがある。

【0004】記録媒体の搬送方向（副走査方向）の位置ずれ及び記録ヘッドの走査方向の位置ずれは、記録ヘッドへの画像データの走査タイミングを電気的に調整して補正し、傾きずれは各画像形成ユニットおよび記録ヘッドの取り付け位置や角度を調整して行っていた。

【0005】

【発明が解決しようとする課題】 しかしながら、上述した従来のカラー記録装置にあつては、傾きずれを補正するには高精度な機構や膨大な調整時間を要するという問題点があつた。すなわち、記録ヘッドなどの取り付け位置精度を向上させたり、かつ調整機構を設けて、記録結果の色ずれ量を調べるながら、試行錯誤的に調整作業を行う必要がある。結果的に非常に高価なものになっていった。以上の問題を解決するために、低コストの傾き方向の色ずれ防止手段を備えたカラー記録装置が望まれている。また記録ヘッドの走査方向の位置ずれに対してもより容易な調整方法が望まれていた。

【0006】

【課題を解決するための手段】 上記課題を解決するためには本発明の、主走査方向にライン状に配列した記録素子を有する記録ヘッドを色別に複数具備し、前記複数の記録ヘッドに色別の画像データを出力してカラー画像を記録するカラー記録装置は、前記画像データを色別に記録するカラー記録装置は、前記複数の記録ヘッドの互いのずれ量にに応じた補正值を設定する補正值設定手段と、前記補正值設定手段の補正值に基づいて前記記録ヘッドを制御し、画像データをずらすとして前記記録ヘッドに出力する制御手段とを設けたものである。

【0007】上記構成の本発明によれば、記録動作を行なう前に補正值設定手段により複数の記録ヘッドの互いのずれ量にに応じた補正值が設定される。制御手段は、設定された補正值に基づいて、記録手段を制御し補正值に依りて画像データをずらすとして記録ヘッドに出力されるようにする。

【0008】

【発明の実施の形態】 以下、図面を参照しながら発明の実施の形態を説明する。なお、各図面に共通する要素には同一の符号を附す。図1は発明の第1の実施の形態を

【特許請求の範囲】

【請求項1】 主走査方向にライン状に配列した記録素子を有する記録ヘッドを色別に複数具備し、前記複数の記録ヘッドに色別の画像データを出力してカラー画像を記録するカラー記録装置において、

前記画像データを色別に記録する記録手段と、前記複数の記録ヘッドの互いのずれ量にに応じた補正值を設定する補正值設定手段と、

前記補正值設定手段の補正值に基づいて前記記録ヘッドを制御し、画像データをずらすとして前記記録ヘッドに出力する制御手段とを設けたことを特徴とするカラー記録装置。

【請求項2】 前記制御手段は、前記補正值設定手段の補正值に基づいて前記記録手段から画像データを読み出すためのアドレスを切り替えるアドレス切替手段を含む請求項1記載のカラー記録装置。

【請求項3】 前記ずれ量は傾き量であり、前記補正值は主走査方向の解像度の1/N（Nは整数）量位で補正した請求項2記載のカラー記録装置。

【請求項4】 主走査方向にライン状に配列した記録素子を有する記録ヘッドを色別に複数具備し、前記複数の記録ヘッドに色別の画像データを出力してカラー画像を記録するカラー記録装置において、

前記複数の記録ヘッドの互いのずれ量にに応じた補正值を設定する補正值設定手段と、前記補正值設定手段の補正值に依りて画像データを搬送後に前記複数の記録ヘッドに搬送する補正回路とを設けたことを特徴とするカラー記録装置。

【請求項5】 前記ずれ量は主走査方向のずれ量である請求項4記載のカラー記録装置。

【請求項6】 主走査方向にライン状に配列した記録素子を有する記録ヘッドを色別に複数具備し、前記複数の記録ヘッドに色別の画像データを出力してカラー画像を記録するカラー記録装置のカラー記録方法において、記録手段に前記画像データを色別に記録し、補正值設定手段により前記複数の記録ヘッドの互いのずれ量にに応じた補正值を設定し、

制御手段により、前記補正值設定手段の補正值に基づいて前記記録手段を制御して画像データをずらすとして前記記録ヘッドに出力することを特徴とするカラー記録方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は記録媒体に複数色の画像を順次記録することにより、カラー画像を形成するカラー記録装置およびその記録方法に関する。

【0002】

【従来の技術】 従来、この種のカラー記録装置において、記録素子をライン状に配列した記録ヘッドを有するイエロー、マゼンダ、シアン、ブラックの各画像形成手段を配設し、記録媒体を記録素子の配列方向と直交する方向に搬送し、各カラー画像データを基に、イエロー

示す制御ブロック図、図2は第1の実施の形態のカラー記録装置を示す構造図、図3はカラー画像形成ユニットを示す一部切欠斜視図である。

【0009】図2において、カラー記録装置1には、4組の印刷機構P1、P2、P3、P4が記録媒体の挿入側から排出側へ順に並べられている。第1印刷機構P1、第2印刷機構P2、第3印刷機構P3、第4印刷機構P4は電子写真式LED（発光ダイオード）プリント機構で、それぞれ同一の構成を有する。第1印刷機構P1は、画像形成部2、画像データが仕込まれた記録媒体2で感光体を露光するLEDヘッド3および画像形成部2で形成されたトナー画像を記録媒体に転写する転写ローラ4で構成される。画像形成部2は感光体5を中心に矢印A方向に回転する感光体6、感光体6の表面を一周して帯電させる帯電ローラ7、感光体6から構成される。この現像部8は現像ローラ8a、現像ブレード8b、スポンジローラ8c、トナーダング8dから構成される。トナーダング8dから供給された非磁性1成分トナーは、スポンジローラ8cを経て、現像ブレード8bに達して現像ローラ8aに円周上に層薄化され、感光体6と接触する面に過剰なトナーは前記層薄化時に現像ローラ8aと現像ブレード8bに強く擦られ除去されて帯電される。本実施の形態では負電性に帯電帯電される。スポンジローラ8cはトナーを適量現像ブレード8bに搬送する。なお、現像ローラ8aは半導電ゴム材で構成されている。トナーが無くなったときには、トナーダング8dを交換することによりトナーを新たに供給することができる。LEDヘッド3はLEDアレイとこのLEDアレイを駆動するドライブICを格納した基板3aおよびLEDアレイの光を集光するセルフフォーカシングレンズ3b等からなり、後述するインタフエース部から入力される画像データ信号に対応してLEDアレイを露光させ、感光体6の表面を露光し、感光体6の表面に静電潜像を形成する。この静電潜像部は現像ローラ8a円周上のトナーが静電気力によって付着して画像が形成される。感光体6と転写ローラ4の間には後述するキャリアアベルト9が移動可能に配置されている。

【0010】第1印刷機構P1の現像部8にはイエロー(Y)のトナーが収容され、第2印刷機構P2の現像部8にはマゼンダ(M)のトナーが収容され、第3印刷機構P3の現像部8にはシアン(C)のトナーが収容され、第4印刷機構P4の現像部8にはブラック(B)のトナーが収容されている。また、第1印刷機構P1のLEDヘッド3にはカラー画像形成信号のうちイエロー画像信号が入力され、第2印刷機構P2のLEDヘッド3にはカラー画像形成信号のうちマゼンダ画像信号が入力され、第3印刷機構P3のLEDヘッド3にはカラー画像形成信号のうちシアン画像信号が入力され、第4印刷機構P4のLEDヘッド3にはカラー画像形成信号のうちブラック画像信号が入力される。

【0011】また、第1印刷機構P1の画像形成部2、第2印刷機構P2の画像形成部2、第3印刷機構P3の画像形成部2および第4印刷機構P4の画像形成部2はケース40に取り付けられていて、図3に示すように、1つのカラー画像形成ユニット15に一体的に構成されている。図2に示す符号18、19はカラー画像形成ユニット15をカラー記録装置1内で位置決めする位置決め部材である。このように、カラー画像形成ユニット15はカラー記録装置1から着脱できるようになっている。図3において、カラー画像形成ユニット15のケーシング40には各LEDヘッド3の窓40aが開けられており、またケース40には、各LEDヘッド3の案内ピン40b、40cが設けられていて、これにより各LEDヘッド3はカラー画像形成ユニット15に対して位置決めできるようになっている。

【0012】キャリアアベルト9は高抵抗の半導電性プラスチックフィルムからなり、縦目なしのエンドレス状に形成されていて、駆動ローラ10、従動ローラ11および張設ローラ12に巻掛けられている。キャリアアベルト9の形状は、後述する記録媒体27がキャリアアベルト9から離れるときにキャリアアベルト9に残存する静電気が自然除電できるように断面にあるものである。駆動ローラ10は図示せぬモータに接続され、このモータにより矢印b方向に回転する。張設ローラ12は矢印c方向に図示せぬバネにより付勢されていて、これにより常にキャリアアベルト9が張設されている。キャリアアベルト9の上面部9aは各印刷機構P1、P2、P3、P4の感光体6と転写ローラ4との間に掛け渡されている。また、キャリアアベルト9を間に挟んで従動ローラ11側にクリニニングブレード14が押し付けられている。このクリニニングブレード14は可撓性のゴムやプラスチック材から構成される。これによりクリニニングブレード14の先端がキャリアアベルト9に圧接され、キャリアアベルト9の表面に付着している残留トナーを磨削して除去する。また、キャリアアベルト9は矢印a方向に回転する。本実施の形態では感光体6と転写ローラ4はキャリアアベルト9に接触させる。

【0013】カラー記録装置1の右下側には給紙機構20が設けられている。給紙機構20は用紙収容カセットとホッピング機構と給紙機構20からなる。用紙収容カセットは記録媒体収容箱21、押し上げ板22と押圧手段23とからなる。ホッピング機構は分別手段24、バネ25と給紙ローラ26とからなり、このホッピング機構により記録媒体27がガイド28、29に導かれるようになっている。先ず、記録媒体収容箱21に収納されている記録媒体27が押圧手段23により押し上げ板22を介して給紙ローラ26に圧接され、分別手段24はバネ25により給紙ローラ26に圧接されている。この状態で

オン/オフ制御される。

【0018】さらに制御回路41は、各印刷機構P1、P2、P3、P4にそれぞれ対応する印刷制御回路48Y、48M、48C、48Bが接続されている。これら各印刷制御回路48Y、48M、48C、48Bは、メモリ49Y、49M、49C、49Bからの画像データを受けて、これらのデータを制御回路41からの指示により、LEDヘッド3へ送信して、LEDの露光時間を制御し、感光体6表面に静電潜像を形成する制御を行うものである。メモリ49Y、49M、49C、49Bはインタフエース部50を介して、外部装置より送られてきた画像データを格納する。

【0019】インタフエース部50は、外部装置、例えばホストコンピュータから送信されてきた画像データを色別に分解して、イエローの画像データはメモリ49Yへ、マゼンダの画像データはメモリ49Mへ、シアンの画像データはメモリ49Cへ、ブラックの画像データはメモリ49Bへ、それぞれ格納する。

【0020】定電器ドライブ51は、定電器35内のヒートローラ36の温度を一定に保つように、ヒートローラ36内の図示しないヒータを駆動する。モータ駆動回路52は、給紙ローラ26を回転させるモータ53と、レジストローラ30、31、各印刷機構P1、P2、P3、P4の感光体6、帯電ローラ7、現像ローラ8a、スポンジローラ8c、転写ローラ4、駆動ローラ10およびヒートローラ36を回転させるモータ54を駆動する。モータ54で回転される各ローラは、図示しないギヤあるいはベルトにより連結されている。センサシールドは、フォトインテグリティ0.01を駆動し、それらの出力波形を受信して、制御回路41へ送る。

【0021】符号50、57、58は各色毎の主要方向、駆動方向およびLEDヘッドの取り付け状態による傾きによる色ずれを補正するための外部から設定可能な補正値設定手段としてのディップスイッチ（以下DIP SW）である。DIP SW50は第1印刷機構P1と第2印刷機構P2間の色ずれを補正するためディップスイッチ、DIP SW57は第1印刷機構P1と第3印刷機構P3間の色ずれを補正するためディップスイッチ、DIP SW58は第1印刷機構P1と第4印刷機構P4間の色ずれを補正するためディップスイッチで、これら設定値を制御回路41で読み取ることができる。

【0022】タイミングジェネレータ04はプログラマブルカウンタ等から構成されており、後述するクロックCL、スタート信号St、ライン信号La、リード信号RD、切替ラッチ信号Cr等のパルス信号を発生させるもので、必要に応じて図1の各回路へ送られる。

アドレス切替信号発生回路06はタイミングジェネレータ04からリード信号RDおよび切替ラッチ信号Crを受けて周期的なアドレス切替信号Zmを出力する。

図示せぬモータにより給紙ローラ26を矢印e方向に回転すると、給紙ローラ26と分別手段24に挟まれて、記録媒体27を繰出し、繰出された記録媒体27はガイド28、29に案内されて、レジストローラ30、31に導かれる。さらに、図示せぬモータによりレジストローラ30、31を矢印f方向に回転させて記録媒体27はキャリアアベルト9へ導かれる。

【0014】レジストローラ30、31と第1印刷機構P1との間で、キャリアアベルト9の上には帯電器32が設けられている。この帯電器32は給紙機構20によって送られてきた記録媒体27を帯電してキャリアアベルト9の上面に静電潜像をさせるものである。帯電器32の手前側には記録媒体27の先端を繰出すフォトインテグリティ60が設けられている。また従動ローラ11側のキャリアアベルト9を介した上には除電器33が設けられている。この除電器33はキャリアアベルト9に吸着されて送られてきた記録媒体27を除電し、その吸着状態を除いて、キャリアアベルト9から分離しやすくするものである。除電器33の左方には、記録媒体27の後端を繰出すフォトインテグリティ61が設けられている。

【0015】さらに、除電器33の左方には、ガイド34および定電器35が設けられている。定電器35はキャリアアベルト9により搬送されて、トナー画像が転写された記録媒体27にトナー画像を定着するもので、記録媒体27上のトナーを加熱するヒートローラ36と、ヒートローラ36とともに記録媒体27を加圧する加圧ローラ37を有する。定電器35の左方には、排出口38にあっており、その外側には排出スリット39が設けられていて、排出スリット39には印刷済みの記録媒体27が排出される。

【0016】次に本実施の形態の制御部を説明する。図1において、符号Y、M、C、Bは第1印刷機構P1、第2印刷機構P2、第3印刷機構P3、第4印刷機構P4の各印刷機構に対応している。符号41は制御回路でマイクログロッサ等からなりカラー記録装置1全体の動作を制御する。制御回路41は、上記各印刷機構P1、P2、P3、P4の現像部8の感光体6とスポンジローラ8cに電力を供給するS/Pバイアス電源42Y、42M、42C、42B、各印刷機構P1、P2、P3、P4の帯電ローラ7に電力を供給する電源43Y、43M、43C、43B、各印刷機構P1、P2、P3、P4の転写ローラ4を帯電させる電力を供給する転写専用電源45Y、45M、45C、45Bに、それぞれ接続されている。

【0017】また制御回路41には、前記帯電器32へ帯電用電力を供給する帯電用電源46、除電器33へ除電用の減圧電力を供給する除電用電源47が接続されている。以上の各電源は、制御回路41の指示により

もので、その周期は制御回路41によって設定されるデータDによって決まる。デストバターン発生回路07は、後述するデストバターン画像データが発生する。このデストバターン画像データは制御回路41の指示によりラインタフフェーズ部50を介してメモリア9Y、49Y、48M、48C、48Bに送られ、デストバターンを印刷できるようにしている。デストスイッチ08はこのデストバターンの印刷開始を指示する。

【0023】図4はアドレス切替信号発生回路を示す。

10 いことになる。

【0025】図6はメモリ49を示すブロック図である。メモリ49Y、49M、49C、49Kは同じ構成であるので、その一例で説明する。図6において、符号49aはRAM(ランダムアクセスメモリ)で、インタフェース50より画像データをデコードされたB1介して、ライト信号WRのタイミングで書き込んだり、またこの書き込まれた画像データをリード信号RDのタイミングでデコードした画像B1を介して、印刷制御部48に送られる。アドレスカウンタ49bはセレクタ49cより、アドレスデータB3をLoad信号により取り込んで、20 回路がY、M、C、Kの各色用に4個ある。

20 アドレスデータB3をL o a d 信号により取り込んで、このアドレスデータをリード信号RDまたはライト信号WRのタイミングでアンプカウティング、アドレスバスB2に出力し、RAM49 a に入るとる。RAM49 a はアドレスバスB2によって指定されたアドレスに画像データ49 c を書き込んだり、読み出したりされる。セレクト49 e はラッチ49 d の出力カバスB4またはラッチ49 e の出力カバスB5のどちらから一方を選択して、アドレスバスB3に出力するもので、この選択はラインL a 信号がL o a d 信号のときB4を選択し、ラインL a 信号がH i g h レベルのときB5を選択するように構成されている。

の値Dを加算器05Cに向けて出力させておく。ラッチ (B) 05Bは切替ラッチ信号C<sub>re</sub>のタイミングで“0”にする。この“0”値を加算器05Cに出力する。次に、加算器05Cは〔2の(N+1) 剰× (1/3)〕+0となる加算を実施し、加算器05Cはその加算結果〔2の(N+1) 剰× (1/3)〕をラッチ (B) 05Bに向けて出力する。次に、リード信号RDのタイミングでラッチ (B) 05Bはこの加算結果〔2の(N+1) 剰× (1/3)〕をラッチし、加算器05Cに出力する。ここで、加算器05Cはラッチ (A) 05Aの出力値D=〔2の(N+1) 剰× (1/3)〕とラッチ (B) 05Bの出力値〔2の(N+1) 剰× (1/3)〕を加算し、〔2の(N+1) 剰× (1/3)〕+

【0020】加算器49はアドレスカウンタ49bの出力としてのアドレスバスB2とセレクト49kの出力バスB9の値を加算して、その加算結果を出力バスB10に出力する。ラッチ49eはこの出力バスB10の信号をセレクト49eに向けてラッチ出力する。セレクト49kは掃荡演算49fの出力バスB11か、W値ラッチ49gの出力バスB12のいずれか一方を選択して、出力

パスB9へ出力するもので、R/L信号がLowレベルのときB11を選択し、R/L信号がHighレベルのときB12を選択するように構成されている。R/L信号は制御回路491によって指定される。減算減重491はW値ラッチ491の出力値の補数を演算して出力パスB11に出力し、W値ラッチ491は制御回路41からの指示により後述する主走査方向の印刷値Wp（ドット数）を出力パスB12にラッチして出力するものである。従って、セレクト491kによって出力パスB9に出力される出力パスB9の出力結果と、加算器491はアドレスカウンタ491bの出力結果とWpが加算され、逆に出カパスB9に出力される出力結果が選択出力される。アドレスカウンタ491bの出力結果が選択出力されると、アドレスカウンタ491bの出力結果が減算されて、これら減算結果がラッチ491eへ向けて出力される。

【0027】次に第1の実施形態の形態の動作について説明する。先ず、カラー記録装置1の図示せぬ電源がオンされると、制御回路41は所定の初期設定を実行した後、DIP SW5 6、5 7、5 8の設定値を読み取り、制御回路41内のワーキングメモリに記憶し、次に定番ドライバ51を駆動して、定番器3 6内のヒートローラ3 6を所定位置になるまでウォーミングアップする。制御回路41は、ヒートローラ3 6が常に一定温度に保たれるように制御している。ヒートローラ3 6が所定位置になると、次に制御回路41は、モータ駆動回路5 2を介して、モータ5 4を駆動し、駆動ローラ10を回転させ、キャリアペレット9を左方向10方向に移動させる。キャリアペレット9が1周分より少し長く送られた時点で、モータ5 4を停止し、キャリアペレット9の移動を停止する。これによりキャリアペレット9の表面上に付着している基留ナーダング1 4、4を取り替える。

【0028】以上によりカラー記録装置1の初期設定が終了し、インクフェース部50を介して外部装置から画像データが送られて来るのを待つ。

【0029】外部装置、すなわち、ホストコンピュータから送られてきて画像データをインタフェース部50を介して受信すると、制御回路41は、インタフェース部50および各メモリ49Y、49M、49C、49Bに50および各メモリ49Y、49M、49C、49Bに50より、インタフェース部50

は、受信した画像データ番号を色別に分解し、色別の画像データの色別名を49Y、49M、49C、49Bに記憶させる。すなわち、イエローの画像データはメモリ49Yに、マゼンタの画像データはメモリ49Mに、シアンの画像データはメモリ49Cに、ブラックの画像データはメモリ49Bに、それぞれ記憶される。このように上記メモリ49Y、49M、49C、49Bによっては、それぞれ記憶媒体57上に印刷される1ページ分の各色の画像データが記憶される。

【0030】この状態から画像データを印刷する動作について説明する。制御回路41はモータ駆動回路52を



ている。

【0051】以上のRAMクリア動作およびメモリへのデータ書き込み動作により、図8の例では、番地0～19は、“0”が書き込まれ、インタフェース部50で受信した第1ラインの画像データは番地20～29、第2ラインの画像データは番地30～39と順番に各ラインの画像データが次々に格納されることになる。

【0052】メモリから画像データ読み出し、次に、上記によってRAM49aに書き込まれた画像データを読み出し印刷する動作について、右図上りの図8を例にして、図10のタイミングチャートを用いて説明する。図10は右図上りの場合のメモリの動作を示すタイミングチャートである。

【0053】LEDヘッドに送られる画像データが、図8(b)に示すように読み出されればよい。すなわち、1ライン目にはRAM49a上の番地20、21、22、23、14、15、16、7、8、9の順に読みだし、印刷制御回路48に出力するようにすればよい。なお、印刷制御回路48は、バイト単位で送られてきた画像データをパラレル/シリアル変換してから、LEDヘッドに送信するようにになっている。まず、リードスタート番地は番地20であるから、制御回路41はこのスタート番地から、制御回路41はこのスタート番地20からラッチ出力する。また、制御回路41はW値ラッチ49iに向け、Wp値/8すなわち数値10を出力する。このWp値/8すなわち数値10は加算器49h、補数演算49i、セレクタ49kに向け常時出力されている。

【0054】図8において、R/L信号は前記右図上りであるから、R/L信号は制御回路41によってローレベル指定されていて、セレクタ49kとしては出カバースB11すなわちWp/8の補数値が選択されて、出力バスB9に出力される。この状態で図11(b)(c)(e)に示すようにスタート信号ST、ライン信号LS、切替ラッチクリア信号Crが同時に、制御回路41の指示により、タイミングジェネレータ64から出力されると、スタート番地ラッチ49gの出力値(ΔL-1)×Wp/8すなわち20は、スタート番地St、ライン信号Lsのローレベルのタイミングでセレクタ49f、ラッチ49d、セレクタ49cを介してアドレスカウンタ38bに向け出力される。このときLs番地のローレベルのタイミングでこの(ΔL-1)×Wp/8すなわち20がアドレスカウンタ49bに取り込まれ、アドレスバスB2に出力される。さらに、切替ラッチクリア信号Crにより、ラッチ(B)05Bは“0”にクリアされ、この“0”値を加算器05Cに出力する。

【0055】次いで、図10(f)に示すRD信号がタイミングジェネレータ64から出力され、RAM49aから(ΔL-1)×Wp/8すなわち20番地の画像データが出力される。なお、RD信号はタイミングジェネ

レータ64内で図10(a)のクロックCLと図10(4)のゲート信号の論理積によって作ることができ、ゲート信号がハイレベルとなる時は1ラインの印刷ドット数によって決り、この場合80ドットすなわち10バイトとなる。このようにRD信号のタイミングで順次1アップカウンタされ、これによって指定された画像データを次にデータバスB1に出力し、印刷制御回路48へ送り込まれるようになっている。

【0056】さて、ここでRD信号のタイミングでアドレスカウンタ49bがアップカウントされている間に、アドレス切替信号発生回路65は図10(g)に示すアドレス切替信号Zmを出力することになる。ここで説明を簡便にするために、図4の加算器05Cの容量を2の8割すなわち加算結果が256を越えたらキャリを発生するものとして説明する。ラッチA05Aには間引き量が設定されるが、この例では間引き量は主走査方向に10バイトに対して副走査方向3ドットとなる。実際には、主走査方向に1バイトを加えて、11バイトに対して傾き量である3ドットとした方が都合がよい。したがって、一般には主走査方向の印刷ドット数をWp/8、副走査方向の傾き量ΔLとすると、ラッチA05Aには、 $(2のN割) \times (\Delta L) / (Wp / 8 + 1)$  を設定する。図8の例では、加算器05Cの容量を2の8割とすると、 $(256 / 8) \times (3) / (11) = 69.8$  となる。制御回路41は、小数点以下を切り上げた値70をラッチA05Aに設定する。リード信号RDのタイミングで加算器05Cで傾き量を加算する。この加算結果に従って、アドレス切替信号Zmを発生する。この加算結果とアドレス切替信号Zmを図10(g)に示す。

【0057】ところで、現在のアドレスカウンタ49bのアドレスバスB2の出力値をAdとすると、B9にはWp/8値の補数が選択されているから、加算器49jは(Ad-Wp/8)なる加算を行い、その結果をラッチ49eに向け出力する。ラッチ49eはアドレス切替信号Zmのローレベルのタイミングで(Ad-Wp/8)値がセレクタ49cに向けラッチ出力する。このタイミングでセレクタ49cはライン信号Lsがハイレベルであるため出カバスB5すなわち(Ad-Wp/8)値を選択して出カバスB3に送ることになる。アドレスカウンタ49bのLoad入力としてはライン信号Lsとアドレス切替信号Zmの論理和信号であるため、Lsとアドレス切替信号Zmのタイミングで前記(Ad-Wp)値をアドレスカウンタ49bが読み込み、RAM49aに向け出力する。従って、このときは1つ前のアドレスはAd番地であり、今回のアドレスは(Ad-Wp/8)番地となり、1ライン前の画像データが読み出される。

【0058】図10(f)に示すように、第1ラインで、先ずスタート番号Stおよびライン番号Lsのタイミングでアドレスカウンタ49bの出力値Adは“2”

0”となり、つぎにリード信号RDの立ち下りのタイミングでアドレスカウンタ49bの出力値Adは、“2”1”、“22”、“23”と切り替わる。次にアドレス切替信号Zmがローレベルになった瞬間に(Ad-Wp/8) = 23-10 = “13”となり、更にリード信号RDの立ち下りのタイミング毎に“14”、“15”、“16”、“17”となり、またアドレス切替信号Zmがローレベルになった瞬間に加算器49iの加算値(17-10) = “7”となり、更にリード信号RDの立ち下り毎に“8”、“9”、“10”となる。

【0059】なお、RAM49a内に格納されている画像データはリード信号がハイレベルの間データバスB1上へ読み出され、印刷制御回路48に向け出力される。従って、Ad値が“20”、“21”、“22”、“23”、“14”、“15”、“16”、“17”、“10”、“9”で指定される番地の画像データが印刷制御回路48に向け送信される。以上で、図8に示す第1ラインの読み出しが終了する。次いで、この画像データが印刷制御回路48からLEDヘッドに送信されて、さらにLED素子を発光駆動させるためのスタート信号が印刷制御回路48から出されて第1ラインの印刷が行われる。

【0060】第1ライン分の画像データの読み出しが終了すると、タイミングジェネレータ64によって図10(c)(e)に示すようにライン信号Lsと切替ラッチクリア信号Crを出力されることになる。ラッチ(B)05Bはこの切替ラッチクリア信号Crのタイミングで“0”にクリアされ、この“0”値を加算器05Cに出力する。

【0061】ここで、第2ライン目の画像データが読み出される前は、ラッチ49dは第1ライン目で指定された(ΔL-1)×Wp/8すなわち20をラッチ出力している。この状態で加算器49hの加算結果は(ΔL-1)×Wp/8 + (Wp/8) = 30となる。スタート番号Stはハイレベルのままであるので、この加算結果はセレクタ49fを介してラッチ49dに向け出力される。この状態で、Ls信号のローレベルのタイミングでこの(ΔL-1)×Wp/8 + (Wp/8)すなわち30がラッチ49dおよびセレクタ49cを介してアドレスカウンタ49bに取り込まれ、アドレスバスB2に出力される。

【0062】次いで、図10(f)に示すRD信号がタイミングジェネレータ64から出力され、RAM49aから(ΔL-1)×Wp/8 + (Wp/8)すなわち30番地の画像データが出力される。

【0063】ここでRD信号のタイミングでアドレスカウンタ49bがアップカウントされている間に、第1ラインと全く同じように、アドレス切替信号発生回路65は図10(g)に示すアドレス切替信号Zmを出力することになる。ラッチA05Aには、第1ライン時に設定





る画像データをLEDヘッドで実際に記録する様子を示したものである。LEDヘッドは印刷ドット幅Wp=80ドットに対して、3ドット傾いている。LEDヘッドは1ライン目を記録した後、0.5ライン（ハーフライン）分だけ記録媒体を走行させて、1.5ライン目を記録する。このように、2回の記録で1ライン分のデータが記録される。2ライン目、3ライン目以降も同様である。

【0090】図12では、RAMの番地0、1、2〜109は、予め白地データを書き込まれていて、第1ラインの画像データは番地20、21〜29に格納され、第2ラインの画像データは次の番地30〜39に格納され、さらに第3ラインの画像データは番地40〜49に格納されている。このように、画像データはRAMの番地に順番通りに格納されている。この状態で、図12(a)の斜線部で示す第1ラインの画像データが、図12(b)で示すLEDヘッドの1ライン目、1.5ライン目、2ライン目、2.5ライン目、3ライン目、3.5ライン目の斜線部で示す位置で記録されれば、プリンタ機構P1により印刷された線H1と0.5ドット以内の誤差で一致することは、図12のRAMとLEDの対応図から明らかである。

【0091】以上から分かるように第1のプリント機構P1によって増像を開始したがLED2ライン後に第2のプリント機構P2を図12(b)に示すように増像すれば第1のプリント機構P1と第2のプリント機構P2は0.5ライン以内で合わせることができる。このようにして、第1のプリント機構P1に対する第2のプリント機構P2の色ずれを1ライン以内に補正することができ、なお、増像開始のタイミング距離L2は駆動モータの回転数で決定できる。

【0092】図13は第2の実施の形態の制御部のブロック図である。なお、図において、符号Y、M、C、Bは第1印刷機構P1、第2印刷機構P2、第3印刷機構P3、第4印刷機構P4の各印刷機構に対応している。また、第1の実施の形態で説明した回路には、同じ符号を付し、説明を省略する。

【0093】図13において、制御回路81はマイクログロブセツサ等からなり、カラー記録装置1全体の動作を制御する。第1の実施の形態と同じく、SPバス電源42Y、42M、42C、42B、DBバス電源43Y、43M、43C、43B、帯電用電源44Y、44M、44C、44B、転写用電源45Y、45M、45C、45B、帯電用電源46、除電用電源47が制御回路81に接続されている。

【0094】以上の各電源は、制御回路81の指示によりオン/オフ制御される。さらに制御回路81は、各印刷機構P1、P2、P3、P4にそれぞれ対応する印刷制御回路48Y、48M、48C、48Bが接続されている。これら各印刷制御回路48Y、48M、48C、

48Bのうち、48M、48C、48Bは、それぞれ画像データ抽出回路82M、82C、82Bを介して、メモリ83M、83C、83Bからの画像データを受けて、これらのデータを制御回路81からの指示により、LEDヘッド3へ送信して、LEDの露光時間を制御し、感光体6表面に静電潜像を形成する制御を行うものである。メモリ83Y、83M、83C、83Bはインタフエース部50を介して、外部装置より送られてきた画像データを色別に格納する。

【0095】インタフエース部50は、外部装置、例えばホストコンピュータから送られてきた画像データを色別に分解して、イエローの画像データはメモリ83Yへ、マゼンダの画像データはメモリ83Mへ、シアンの画像データはメモリ83Cへ、ブラックの画像データはメモリ83Bへ、それぞれ格納する。定着器ドライバ51、モータ駆動回路52、センサレシーバドライバ55は、第1実施例のものと同じ構成であるので、説明を省略する。

【0096】DIP SW56、DIP SW57、DIP SW58の機能は第1の実施の形態と同じである。特に、傾き量および側面走査方向のずれ量は、0.5ライン単位で指定される。タイミングジェネレータ84はプログラマブルカウンタ等から構成されており、後述するクロックCL、スタート信号St、ライン信号Ls、リード信号RD、ゲート信号G、切替ラッチクリップ信号C、ライン選択信号L等のパルス信号を発生させるもので、必要に応じて図13の各回路へ送られる。アドレス切替信号発生回路65はタイミングジェネレータ84からリード信号RDおよび切替ラッチクリップ信号Crを受けて周期的なアドレス切替信号Zmを出力するもので、その周期は制御回路81によって設定されるデータDによって決まる。アドレス切替回路85の構成はアドレス切替信号発生回路65と全く同じであり、タイミングジェネレータ84からのリード信号RDおよび切替ラッチクリップ信号Crを受けて周期的な切替信号Zm'を出力するもので、その周期は制御回路81によって設定されるデータD'によって決まる。デストバターン発生回路87、デストスイッチ68は第1の実施の形態で説明したものと同一である。

【0097】さて、制御回路81は制御回路85、およびアドレス切替回路85は、第1の実施の形態で説明したように、詳細には図4に示したブロック図により構成される。図4に示すように制御回路81からのデータDおよびD'をラッチするラッチ(A)05Aと、タイミングジェネレータ84からのリード信号RDに同期して出力するラッチ(B)05Bと、ラッチ(A)05Aとラッチ(B)05Bの出力を周回Tで順次加算し、その加算結果をラッチ(B)06Bに向けて出力し、加算結果がオーバーフローした場合には、アドレス切替信号ZmおよびZm'を出力する加算器05Cとか、

らなる。上記回路は、M、C、Bの3色分の信号Zm(M)、Zm(C)、Zm(B)を発生するようにになっている。(C)、Zm'(B)を発生するようにになっている。【0098】図14は第2の実施の形態のメモリ83を構成するブロック図である。メモリ83M、83C、83Bは同じ構成であるので、その代表例で説明する。なお、図6で説明した回路と同じものには、同一符号を付し、説明を省略する。図6で示した第1の実施の形態との違いは、セレクト83aを新たに設けた点であり、セレクト83aは、ラッチ49dの出力パスB4または加算器49hの出力パスB13のどちらから一方を選択して、パスB8に出力するもので、この選択はハーフライン選択信号HsがLowレベルのときB4を選択し、HighレベルのときB13を選択するように構成されている。その他は、第1の実施の形態のものと同一である。

【0099】図13において、抽出信号発生回路80は、上記アドレス切替信号Zm、Zm'を受けて、これらZm、Zm'信号から抽出信号E0を出力する。具体的には、抽出信号発生回路80は、フリップフロップ、アンドゲート、オアゲートなどから構成される。88M、88C、88Bはインバータで、E0信号を反転させた抽出信号E1を出す。87M、87C、87Bはセレクト83aであり、ライン選択信号LsがHighレベルのとき抽出信号E0を、ローレベルのとき抽出信号E1を選択して出力するものである。

【0100】次に第2の実施の形態の記録動作について詳細に説明する。《右肩上り》メモリアクリア及びメモリへの画像データ書き込みについては、第1の実施の形態と同じであるので、説明を省略する。メモリアクリア及びメモリへの画像データ書き込みにより、面データのRAM配置は、図12(a)に示すように格納されることになる。

【0101】（メモリからの画像データ読み出し）次に、上記によってRAM49aに書き込まれた画像データを読みだし印刷する動作について、右肩上りの図12を例にして、図15のタイミングチャートを用いて説明する。図15は第2の実施の形態のメモリの動作を示すタイミングチャートである。

【0102】LEDヘッドに送信される画像データが、図12(b)に示すようにRAMから読み出され、記録されればよい。即ち、1ライン目は図12(b)の第1バイト、第4バイト、第5バイト、第8バイト及び第9バイト目の面データのみが記録され、残りの第2バイト、第3バイト、第6バイト、第7バイト、第10バイト目を非印刷データすなわちNULLデータ"0"が送られて、面データは記録されないようにする。そして、1.5ライン目を記録するときは、逆に第2バイト、第3バイト、第6バイト、第7バイト、第10バイト目の面データのみが記録され、残りの第1バイト、第4バ



C)に出力される。

【0104】次に、図15 (f) に示すRD信号がタ  
イミングジェネレータ84から出力され、RAM49a  
から(ΔL-1)×Wp/8すなわち20番地の画像デ  
ータが出力される。なお、RD信号はタイミングジ  
ネレータ84内で図15 (a) のクロックC1と図10  
(d) のゲート信号Gの論理積によって作ることができ  
る。ゲート信号Gがハイレベルとなる際はラインの印  
刷ドット数によって決り、この場合80ドットすなわ  
ち10バイト分となる。このようにRD信号のタイミン  
グで順次1アツプカウンタされ、これによって指定された  
画像データを次々にデータバスB1に出力し、面データ  
抽出回路82へ送られるようになっている。

【0105】さて、ここでRD信号のタイミングでアド  
レスカウンタ49bがアップカウンタされている間に、  
アドレス切替信号発生回路65及びアドレス切替回路8  
5は図15 (g) に示すアドレス切替信号Zm、Zm'  
を出力することになる。ここで説明を簡便にするため  
に、図4の加算器65Cの容量を2の8割とするものとして  
結果が256を越えたらキャリを発生するものとして  
説明する。ラッチA05Aには順向き量が設定され  
るが、この例では順向き量は主走査方向に10バイトに対  
して副走査方向3ドットとなる。第1の走査の形態で説  
明したように、実際には、主走査方向に1バイトを加え  
て、11バイトに対して傾き量である3ドットとした方  
が都合がよい。したがって、一般には主走査方向の印刷  
バイト数をWp/8、副走査方向の傾き量をΔLとして  
と、アドレス切替信号発生回路65のラッチA05Aに  
は、(2のN割)×(ΔL)/(Wp/8+1) を設定  
する。図12の例では、加算器65Cの容量を2の8割  
とすると、(2560)×(3)/(11)=69.8と  
なる。副回路81は、小数点以下を切り上げた値70  
をアドレス切替信号発生回路65のラッチA05Aに設  
定する。リード信号RDのタイミングでアドレス切替  
信号発生回路65の加算器65Cで次々に加算され、この  
加算結果に従って、アドレス切替信号Zmが発生する。  
アドレス切替回路85側のラッチA05Aには、前記の  
2階の値である2×(2のN割)/(ΔL)/(Wp/  
8+1) を設定する。図12の例では、加算器65Cの  
容量を2の8割とすると、2×(2560)×(3)/(  
11)=139.6となる。副回路81は、小数点  
以下を切り上げた値140をアドレス切替回路85のラ  
ッチA05Aに設定する。リード信号RDのタイミン  
グでアドレス切替回路85の加算器65Cで次々に加算さ  
れる。これらの加算結果に従って、切替信号Zm'を発生す  
(h)、(i)に示す。抽出信号発生回路86はこれら  
Zm、Zm'信号を受けて、抽出信号E0を出力する。  
この抽出信号発生回路86は、図15 (f)、(h)、  
(i)、(j)に示すように、切替ラッチクリップ信号C

50

ト、第5バイト、第8バイト、第9バイト目を非印刷デ  
ータすなわちNULLデータ"0"が送られて、面デー  
タは記録されないようにする。このように、各ラインの  
面データは2回に分けて記録される。すなわち、第1バ  
イト目にはRAM49a上の番地20の面データ、第2  
バイト及び第3バイト目にはNULLデータ、第4バイト  
及び第5バイト目には番地13、14の面データ、第6  
バイト及び第7バイト目にはNULLデータ、第8バイト  
及び第9バイト目には番地7、8の面データ、第10バ  
イト目にはNULLデータが順にLEDヘッドに送られ、  
そして記録される。その後、記録媒体はハーフライ  
ン(0.5ライン)走行される。次いで、1.5ライ  
ンの記録が行われる。第1バイト目にはNULLデー  
タ、第2バイト及び第3バイト目には番地21、22の面  
データ、第4バイト及び第5バイト目にはNULLデー  
タ、第6バイト及び第7バイト目には番地15、16の面  
データ、第8バイト及び第9バイト目には番地7、8、  
第10バイト目には番地9の面データが順にLEDヘッド  
に送られ、そして記録される。その後、また記録媒体は  
ハーフライン(0.5ライン)走行し、LEDヘッドは  
2ライン目が記録される。以上のようにして、3.5  
ライン目の印刷が終了すると、図12から明らかなよう  
に、第1ラインの面データが記録が終了することにな  
る。

【0103】以上の順にメモリから面データを読み出し  
たり、NULLデータを作成する動作について説明す  
る。まず、リードスタート番地は番地20であるから、  
副回路81はこの番地20をリードスタート番地とし  
て図14のスタート番地ラッチ49gからラッチ出力す  
る。また、副回路81はW値ラッチ49fに11に向け、W  
p値/8すなわち数値10を出力する。このWp値/8  
すなわち数値10は加算器49h、補数演算49i、セ  
レクタ49kに向け常時入力されている。図14におい  
て、R/L信号は前記右肩上がりであり、R/L信  
号は副回路41によってローレベルに指定されてい  
る。セレクタ49kとしては出力バスB11すなわちW  
p/8の補数値が選択されて、出力バスB9に出力され  
る。この状態で図15 (b) (c) (f) に示すように  
スタート信号St、ライン信号La、切替ラッチクリ  
ップ信号Crが同時に、副回路81の指示により、タイ  
ミングジェネレータ84から出力されると、スタート番地  
ラッチ49gの出力値(ΔL-1)×Wp/8すなわち  
20は、St信号、La信号のローレベルのタイミン  
グでセレクタ49f、ラッチ49d、セレクタ49cを介  
してアドレスカウンタ38bに11に向け出力される。このと  
きLa信号のローレベルのタイミングでこの(ΔL-  
1)×Wp/8すなわち20がアドレスカウンタ49b  
に取り込まれ、アドレスバスB2に出力される。さら  
に、切替ラッチクリップ信号Crにより、ラッチ(B)0  
5Bは"0"にクリアされ、この"0"値を加算器65C

rおよびアドレス切替信号Zmの立ち下がりエッジでハ  
イレベルとなり、切替信号Zm'の立ち下がりエッジで  
ローレベルとなり、抽出信号E0が発生させる。図15  
(k) に示す抽出信号E1は、インバータ88によっ  
て、抽出信号E0を反転したものである。セレクタ87  
は、図15 (d) のライン選択信号L1がハイレベルの  
とき、抽出信号E0を出力し、ライン選択信号L1がロ  
ーレベルのとき、抽出信号E1を選択して、図15  
(1) に示す抽出信号Eとして、各面データ抽出回路8  
2へ向け出力する。

【0106】図14に戻って、現在のアドレスカウンタ  
49bのアドレスバスB2の出力値をAdとすると、B  
9にはWp/8値の補数が選択されているから、加算器  
49jは(Ad-Wp/8)なる加算を行い、その結果  
をラッチ49eに向け出力する。ラッチ49eはアドレ  
ス切替信号Zmのローレベルのタイミングで(Ad-W  
p/8)値をセレクタ49cに向けラッチ出力する。こ  
のタイミングではセレクタ49cはライン信号Lsがハ  
イレベルであるため出力バスB5すなわち(Ad-Wp  
/8)値を選択して出力バスB3に送ることになる。ア  
ドレスカウンタ49bのLoa d入力としてはライン信  
号Lsとアドレス切替信号Zmの論理和信号であるた  
め、信号Zmのローレベルのタイミングで前記(Ad-W  
p)値をアドレスカウンタ49bが読み込み、RAM4  
9aに向け出力される。従って、このときは1つ前のア  
ドレスAd番地であり、今回のアドレスは(Ad-W  
p/8)番地となり、1ライン前の画像データが読み出  
される。

【0107】第1ラインでは、先ずSt信号およびLs  
信号のタイミングでアドレスカウンタ49bの出力値A  
dは"20"となり、つぎにリード信号RDの立ち下  
りのタイミングでアドレスカウンタ49bの出力値Ad  
は"21"、"22"、"23"と切り替わる。次に  
アドレス切替信号Zmがローレベルになった瞬間に(A  
d-Wp/8)=23-10="13"となり、更にリ  
ード信号RDの立ち下りガりのタイミング毎に"14"、  
"15"、"16"、"17"となり、またアドレス切  
替信号Zmがローレベルになった瞬間に加算器49jの  
加算値(17-10)="7"となり、更にリード信号  
RDの立ち下がり毎に"8"、"9"、"10"とな  
る。

【0108】なお、RAM49a内に格納されている画  
像データはリード信号RDがハイレベルの間データバス  
B1上へ読み出され、面データ抽出回路82に向け出力  
される。従って、1ライン目は、Ad値が20、21、  
22、13、14、15、16、7、8、9で指定され  
る番地の画像データが面データ抽出回路82に向け送信  
される。ここで、面データ抽出回路82に送られてきた  
面データは、抽出信号Eと論理和される。これにより、  
図15 (1) から分かるように、第1バイト目の番地2

0の面データはそのま印刷面回路48に送られ、第  
2、3バイト目の番地21、22の面データは、抽出信  
号Eのローレベルと論理和されるから、NULL  
("0"値)データとなる。同様にして、第4、5バ  
イト目の番地14、15の面データは有効となり、第6、  
7バイト目の番地16、16の面データは無効となり、  
NULLデータにされる。さらに、第8、9バイト目の  
番地7、8の面データは有効となり、そのま印刷面回  
路48に送られ、第10バイト目の番地9の面データ  
はNULLデータとして、印刷面回路48に送られ  
る。そして、LEDヘッドの1ライン目が記録される。  
次に、記録媒体が0.5ライン分走行される。  
【0109】その後、図15 (m) に示すハーフライ  
ン信号Hsがタイミングジェネレータ84から、図14の  
セレクタ83aに送られる。このハーフライン信号Hs  
のローレベルのタイミングで、セレクタ83aは、今ま  
でラッチ49dでラッチしていたバスB4のDm=20  
を選択して、セレクタ49fに向け出力する。同時に、  
ライン信号Lsのタイミングでラッチ49d、セレクタ  
49c、アドレスカウンタ49bを介して、前記アドレ  
ス信号Dm=20がRAM49aに向け出力される。し  
たがって、1.5ライン目も1ライン目と同様に、  
Ad値が順に20、21、22、13、14、15、1  
6、7、8、9で指定される番地の画像データが面デ  
ータ抽出回路82に向け送信される。1.5ライン目の抽  
出信号Eは、抽出信号E1が選択されるため、第1バ  
イト目はNULLデータ、第2、3バイト目は番地21、  
22の面データ、第4、5バイト目はNULLデータ、  
第6、7バイト目は番地16、16の面データ、第8、  
9バイト目はNULLデータ、第10バイト目は番地9  
の面データが面データ抽出回路82に向け送信される。  
その後に、これら画像データが印刷面回路48からL  
EDヘッドに送信されて、さらにLED素子を駆動振動  
させるためのストロブ信号が印刷面回路48から出  
されて第1.5ライン目の画像データが印刷される。  
【0110】第1.5ライン目の画像データの印刷が終  
了すると、タイミングジェネレータ84によつて図15  
(c) (f) に示すようにライン信号Lsと切替ラッ  
チクリップ信号Crを出力することになる。両アドレス切  
替信号発生回路65、85のラッチ(B)65Bはこの  
切替ラッチクリップ信号Crのタイミングで"0"にクリ  
アされ、この"0"値を加算器65Cに出力する。  
【0111】ここで、2ライン目の画像データが読み出  
される前は、ラッチ49dは1.5ライン目で指定され  
て(ΔL-1)×Wp/8すなわち20をラッチ出力し  
ているので加算器49hの加算結果は(ΔL-1)×W  
p/8+(Wp/8)=30となる。1.5ライン目と  
2ライン目の間のハーフライン信号Hsは、ハイレベル  
であるので、セレクタ83aは、加算器49hの加算結  
果30を選択して、セレクタ49fへ送られる。こ

50

で、スタート信号Sはハイレベルのままであるので、この加算結果30はセレクト49fを介してラッチ49dに向け出力される。この状態で、L<sub>a</sub>信号のローレベルのタイミミングでこの(ΔL-1)×Wp/8+(Wp/8)すなわち30がラッチ49dおよびセレクト49cを介してアドレスカウンタ49bに取り込まれ、アドレスバス2に出力される。

【0112】次に、図15(g)に示すRD信号がタイミミングジェネレータ84から出力され、RAM49aから(ΔL-1)×Wp/8+(Wp/8)すなわち30番地の画像データが出力される。

【0113】ここでRD信号のタイミミングでアドレスカウンタ49bがアップカウンタとして、1ライン目と全く同じように、アドレス切替信号発生回路6、86は図15(h)(i)に示すアドレス切替信号Zm、Zm'を出力することになる。

【0114】第2ライン目も、第1ライン目と同様にし、先ずL<sub>a</sub>信号のタイミミングでアドレスカウンタ49bの出力値Aaは“90”となり、つぎにリード信号RDの立ち上がりタイミミングでアドレスカウンタ49bの出力値Adは“31”、“92”、“33”と切り替わる。次にアドレス切替信号Zmがローレベルになった瞬間に(Aa-Wp/8)=33-10=“23”となり、更にリード信号RDの立ち下りのタイミミングで“24”、“25”、“26”、“27”となり、またアドレス切替信号Zmがローレベルになった瞬間に加算器49jの加算値(27-10)=“17”となり、更にリード信号RDの立ち下り毎に“18”、“19”、“20”となる。

【0115】なお、RAM49a内に格納されている画像データはリード信号RDがハイレベルの間データバスB1上へ読み出され、印刷制御回路48に向け出力される。従って、Ad値が30、31、32、33、24、25、26、17、18、19で指定される番地の画像データが面データ抽出回路82に向け送られる。以上で、図12に示す第2ライン目の読み出しが終了する。

【0116】次いで、この画像データが面データ抽出回路82において、抽出信号Eと論理積されるため、第1ライン目と同様に、第2、3、6、7、10バイト目がNULLデータとなり、印刷制御回路48に送られる。さらに、印刷制御回路48からLEDヘッドに送られて、さらにLED素子を発光駆動させるためのストロープ信号が印刷制御回路48から出されて第2ライン目の画像データが印刷される。

【0117】以上から分るように、第2、5ライン目も第2ライン目と同じ番地の面データがデータ抽出回路82に送られる。今度は第1、5ライン目と同様にし、第1、4、5、8、9バイト目がNULLデータとなって、印刷制御回路48に送られる。

【0118】以上のように、1、2、3…ライン目は第

2、3、6、7、10バイト目がNULLデータとなり、ハーフラインである1、5、2、5、3、5…ライン目は、第1、4、5、8、9バイト目がNULLデータとなって、同一面データが重なることはない。3ライン目、3、5ライン目以降も同様にして、面データの読みだし及び印刷が行われる。最終ラインの画像データが印刷された時点で画像データの読取動作が終了する。

【0119】以上のようにして、第1の印刷機種P1のLEDヘッドに対して第2の印刷機種P2のLEDヘッドの取り付けが、右肩上りに傾いていても、RAMのアドレス制御により、0、5ドット内の誤差で色ずれを合わせることができる。

【0120】《左肩上り》左肩上りの場合は、R/L信号が反転し、スタートアドレスが0番地から始まることを除けば、第1の実施の形態と第2の実施の形態を組み合せから同様に行うことができるので、説明を省略する。

【0121】上記第1、第2の実施の形態では、LEDヘッドの発光素子を80ドットで説明したが、実際に30ドットは、例えば記録媒体がA4サイズであれば、解像度300DPI(ドット・パー・インチ)として、2500ドット、即ち2500個配列してある。

【0122】上記第1、第2の実施の形態によれば、以下の効果を奏する。即ち、カラー画像を画、所望の色でカラー画像記録しようとした場合に、カラー画像の位置ずれによって、色ずれが生じても、補正手段によりカラー画像の位置ずれを補正できる、所望の色再現が簡単に実現できる。また、製造工程でLEDヘッドの取り付けが傾いていても、その傾き量および傾き方向を機械的手段による微調整でなく、電気的手段により簡単に補正できるので、調整工数が大幅に削減され、安価なカラー記録装置を提供できるといふ効果がある。

【0123】なお上記各実施の形態では補正設定手段としてディップスイッチを使用したが、カラー画像記録装置外部に補正値を入力できる装置部を設け、その補正値を制御回路のメモリに記憶させるようにしてもよい。

【0124】また、傾き量の補正精度を第1の実施の形態では1ライン単位、第2の実施の形態では1ラインを2回印刷することにより、0、5ライン単位で制御した。即ち、第2の実施の形態のハード構成であれば、ライン選択信号をもう1つ設け、補正信号Zm'を更に2倍長く設定し、これらライン選択信号の指示により、かつ4種類の抽出番号から選択された抽出番号によって、面データを抽出することにより、1ラインを4回印刷すれば、0、25ライン単位と精度を上げることができる。なお駆走方向は如何様にも精度を上げることができる。

【0125】次に本発明の第3の実施の形態を説明する。第3の実施の形態は、LEDヘッドの主走査方向のみの色ずれを補正するものである。図16は第3の実

の形態を示すブロック図である。第3の実施の形態の機能的構成は上記第1、第2の実施の形態と同様である。【0126】図16において、制御部91はマイクログロブロセッサ、タイマー、ROM、RAM、DMAコントローラ、都込みコントローラ、I/Oポート等から構成され、すべての動作を制御する。制御部91には、インダクション線92、操作パネル93、EEPROM94が接続されている。インダクション線92は、これを介して外部から画像データを入力できるように、操作パネル93は後述の色ずれ補正値を入力できるようになっている。EEPROM94は、電気的に消去可能なメモリで、後述の色ずれ補正値が格納される。

【0127】制御部91にはまた、画像メモリ95Y、95M、95C、95Bが接続され、画像メモリ95Y、95M、95C、95BにはそれぞれPS変換部96Y、96M、96C、96Bが接続されている。PS変換部96Y、96M、96C、96Bは、画像メモリ95Y、95M、95C、95Bから読み出されたバイト単位の画像データをシリアルデータに変換する回路で、それぞれ色ずれ補正回路97Y、97M、97C、97Bに接続されている。色ずれ補正回路97Y、97M、97C、97BはそれぞれLEDヘッド98Y、98M、98C、98Bに接続されている。

【0128】高圧電源回路99は各画像形成ユニットの必要箇所に高圧電源を供給するもので、制御部91によりオン/オフ制御可能となっている。パルスモータドライバ回路100は、ドラムモータ101、レジストモータ102を駆動し、画像形成ユニットを動作させるとともに記録媒体を搬送する。ヘッドドライバ103は、熱定着用のヒートローラ104を駆動する。A/Dコンバータ105は、サーミスタ106からの温度検出信号をデジタル信号に変換して制御部91へ送る。

【0129】図17は色ずれ補正回路97を示すブロック図である。図17において、色ずれ補正回路97は、AND回路107、OR回路108およびプログラマブルタイマーカウンタ109により構成される。AND回路107の一方の入力端子にはPS変換部96から送られるシリアルデータが入力され、他方の入力端子には制御部91から出力されるADJUST信号が入力される。プログラマブルタイマーカウンタ109は、ADJUST信号と制御部91から出力したCOUNT信号が入力され、COUNT信号により設定された値のパルス数をADJUST信号がハイからローに変化したときに所定の周波数で発生する回路である。ADJUST信号がハイのときは、記録データの転送が行われ、ローにすることにより記録データの転送がなされず、所定のパルス数がLEDヘッド98に送られる。またOR回路108は、クロックとタイマーカウンタ109の出力信号が入力される。

【0130】図18は第3の実施の形態のLEDヘッド

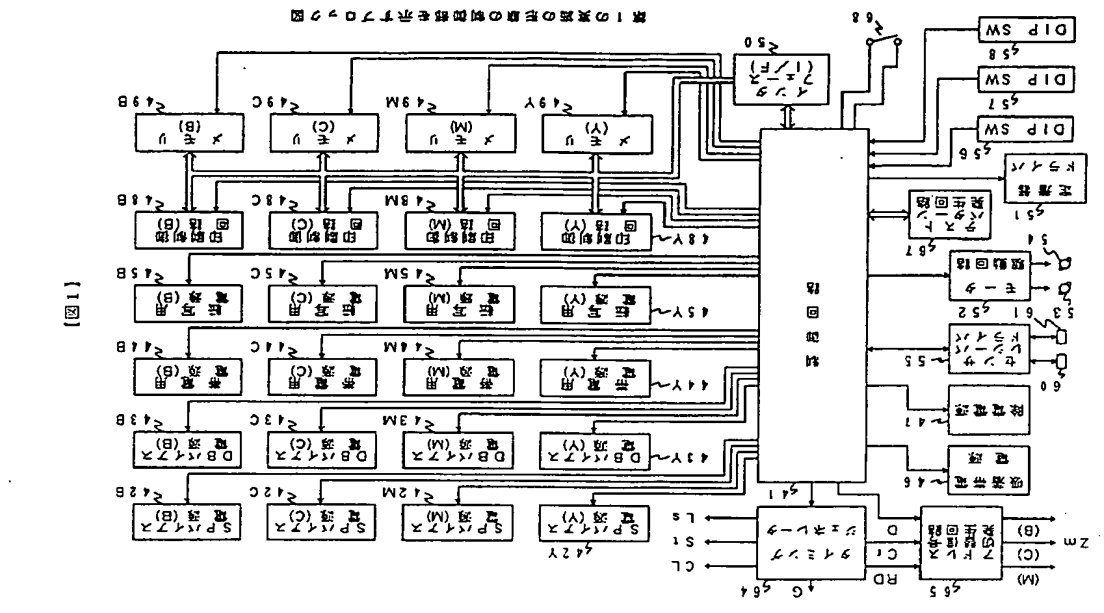
を示す回路図である。同図において、シフトレジスタ回路110は色ずれ補正回路97の出力信号であるHDCLOCK信号に同期して、同様に色ずれ補正回路97の出力信号であるHDDATA信号を順次データシフトして1ライン分の記録データを入力する回路である。シフトレジスタ回路110に入力された1ライン分の記録データは、LATCH信号にパルスを入力することにより、ラッチ回路111に転送され、シフトレジスタ回路110は次のラインの記録データを入力可能になる。LEDドライバ回路112は、ラッチ回路111の出力がハイで、ストロープ信号STB0〜3がハイのときに、電源VHから供給される電流を抵抗113を介して発光素子114に供給し、発光素子114を発光させる。

【0131】シフトレジスタ回路110に入力された記録データは、順次矢印方向にシフトされ、1ライン分の記録データ入力後にHDDATA信号をローとして任意の数のHDCLOCK信号を入力することにより、入力のデータのデータは任意の数のドットだけ矢印方向にシフトする。この動作により、記録媒体に対する記録位置の補正を行なうわけである。

【0132】ここで主走査方向の色ずれについて説明する。図19は主走査方向に色ずれを説明するための説明図である。同図はLEDヘッド98Y、98M、98C、98Bを上部から見た図であり、4本のLEDヘッドがすべて主走査方向に同じ位置であれば4色の記録画像を重ねると同じ位置に重なるが、図に示すように第1印刷機種のLEDヘッド98Yに対して、その他のLEDヘッド98M、98C、98BがそれぞれΔY、ΔY、ΔYの位置ずれがある場合、図20に示すように、各色とも主走査方向にずれた画像となり、記録品質が低下する。なお図20は色ずれ画像を示す説明図である。

【0133】次に第3の実施の形態の動作を説明する。図21は第3の実施の形態の動作を示すタイミングチャートであり、1色のみの動作を示す。図21において、ドラムモータ104を(i-1)から(i)に回転させた後、LEDヘッドにラッチ信号をパルス出力して、前ラインでシフトレジスタ回路110に転送した記録データをラッチ回路111に転送する。次にHDCLOCK信号に同期しながら、次に記録データをHDDATA信号に出力する。このとき、ADJUST信号はハイレベルにして色ずれ補正パルスを出力する。

【0134】データ転送と並行して、ストロープ信号STB0、STB1、STB2、STB3を順次所定の時間ハイレベルにしてLEDヘッド98の発光素子114を発光させる。感光体の表面を露光させる。【0135】以上の動作を1ライン毎に繰り返して、1ページの画像データを記録する。4色のLEDヘッドについて、記録媒体の搬送速度に合わせて順次上



【図1】

第一の実施の形態の回路構成を示すブロック図

【図1】 第一の実施の形態の回路構成を示すブロック図である。

【図2】 第二の実施の形態の回路構成を示すブロック図である。

【図3】 第三の実施の形態の回路構成を示すブロック図である。

【図4】 アドレス切替信号発生回路を示すブロック図である。

【図5】 アドレス切替信号発生回路のタイミングチャートである。

【図6】 メモリ回路を示すブロック図である。

【図7】 テストパターンを示す説明図である。

【図8】 右側上がり時の動作を示す説明図である。

【図9】 左側上がり時の動作を示す説明図である。

【図10】 右側上がり時の動作を示す説明図である。

【図11】 左側上がり時の動作を示す説明図である。

【図12】 第二の実施の形態の右側上がり時の動作を示す説明図である。

【図13】 第二の実施の形態の左側上がり時の動作を示す説明図である。

【図14】 第二の実施の形態のメモリ回路を示すブロック図である。

【図15】 第二の実施の形態のメモリ動作を示すタイミングチャートである。

【図16】 第三の実施の形態を示すブロック図である。

【図17】 色ずれ補正回路を示すブロック図である。

【図18】 第三の実施の形態のLEDヘッドを示す回路図である。

【図19】 主走査方向の色ずれを示す説明図である。

【図20】 色ずれ画像を示す説明図である。

【図21】 第三の実施の形態の動作を示すタイミングチャートである。

【符号の名称】

1 カラー記録装置

2 画像形成部

3 LEDヘッド

27 記録媒体

41 制御回路

49Y、49M、49C、49B メモリ

49a RAM

49b アドレスカウンタ

64 タイミングジェネレータ

65 アドレス切替信号発生回路

の動作を行なう。各色の色ずれ補正値は、予め電気的に消去可能なEEPROM 94に格納された内容に基づいて、各色の色ずれ補正回路97のプログラマブルタイマ一カウンタ109に設定される。EEPROM 109の色ずれ補正値の変更は、操作パネル93により行ない、装置のオペレータが試験印刷を行なって、その結果の色ずれ量に基づいて各色の補正値を操作パネル93から入力する。

【0136】 以上のように、第3の実施の形態では、1ライン分の画像データ転送後に、データをブラシクとした補正パルスを送出して主走査方向の記録位置を変えるようにしたので、主走査方向の色ずれが補正できる。

【0137】 次に、主走査方向の色ずれを補正する変形例を説明する。この変形例は、主走査方向の色ずれ量を試験印刷等により予め計測し、この色ずれ量に対応する補正値を装置の制御部が読み取れる状態に設定しておく。この設定は、上記各実施の形態と同様に、補正値が可変に行なう。そして画像データをメモリに格納する場合に、まず一旦メモリをクリアし、補正値に対応する分だけブラシクデータをメモリに書き込み、これにより画像データをずらしてメモリに書き込むようにする。メモリから画像データを読み出すときは画像データの位置はずれており、これをそのままLEDヘッドで記録することにより、主走査方向に補正した記録が得られる。

【0138】

【発明の効果】 以上詳細に説明したように本発明によれば、画像データを色別に記録する記録手段と、複数の記録ヘッドの互いのずれ量に依じた補正値を設定する補正値設定手段と、該補正値設定手段の補正値に依って記録手段を制御し、画像データをずらして記録ヘッドに出力する制御手段を設けたので、傾きによる色ずれおよび主走査方向のずれによる色ずれの補正が簡単に実現できる。

【図面の簡単な説明】

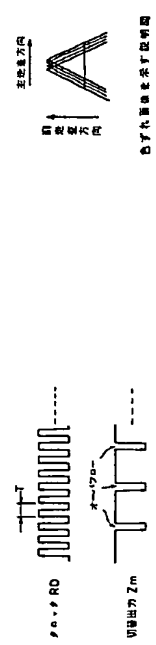
【図1】 第一の実施の形態の制御部を示すブロック図である。

【図2】 第一の実施の形態のカラー記録装置を示す構造図である。

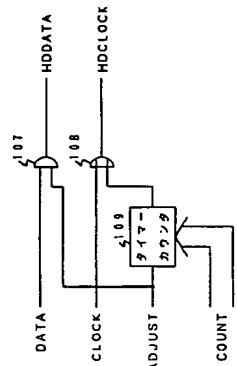
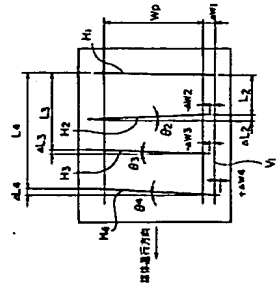
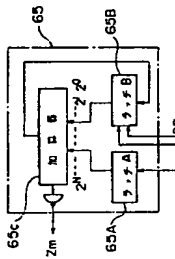
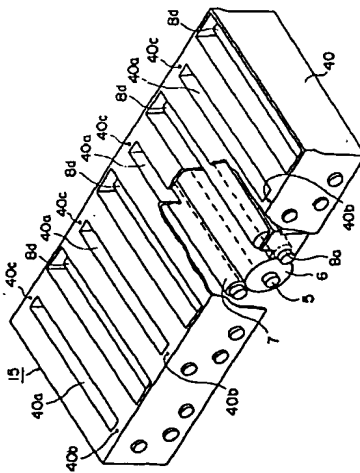
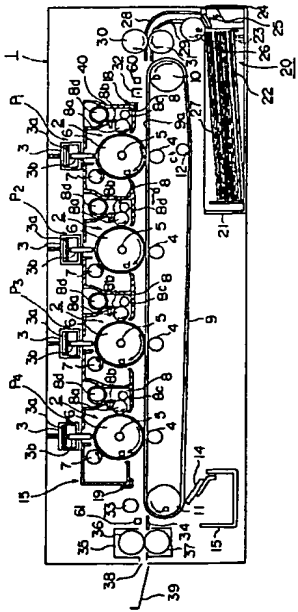
【図3】 カラー画像形成ユニットを示す一部切欠図

【図20】

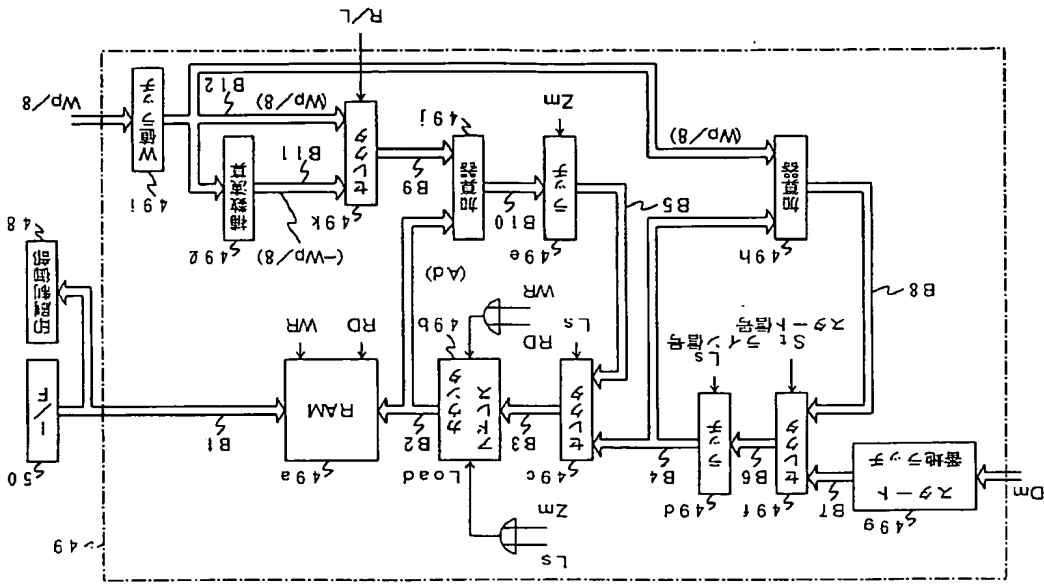
【図5】



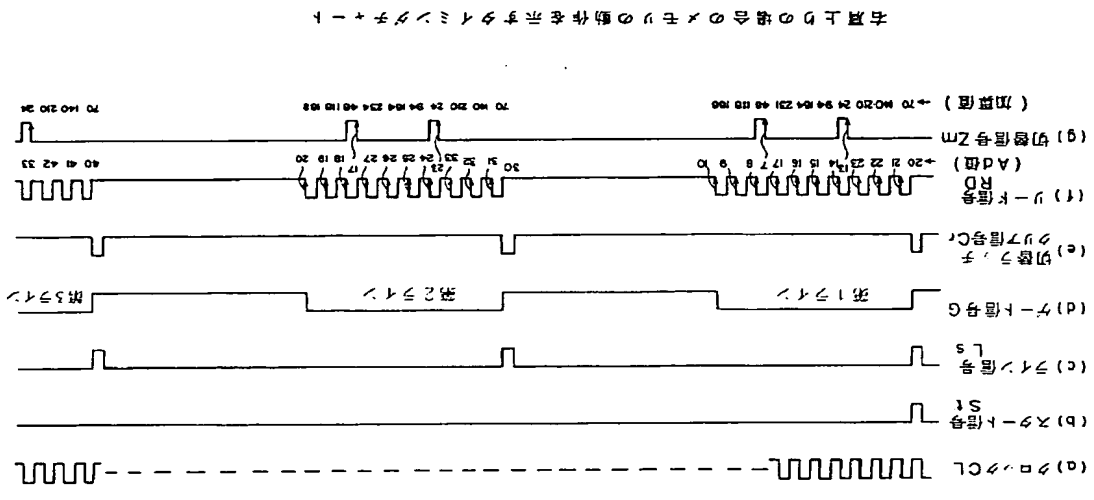
アドレス切替信号発生回路のタイミングチャート



..色ずれ補正問題を示すブロック図



【図10】

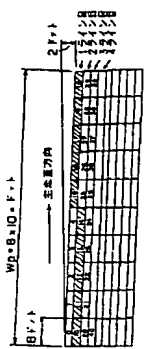


右図上りの場合はメモリの動作を示すタイミングチャート

【図9】



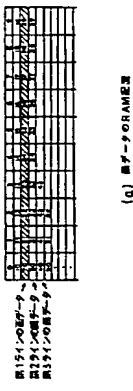
(a) 図9のRAM配置



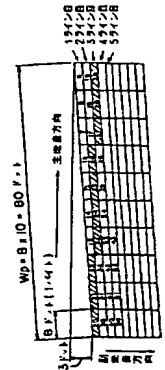
(b) LED駆動のデータ

左図上りの場合はメモリの動作を示す図解図

【図8】



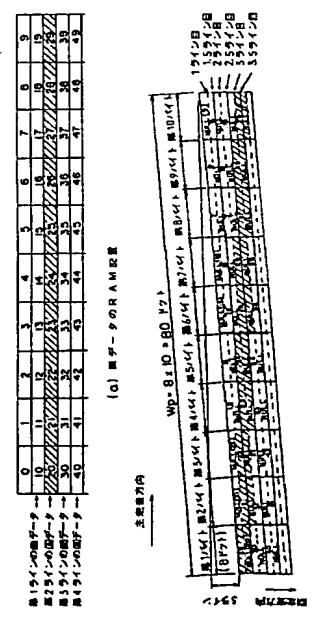
(a) 図8のRAM配置



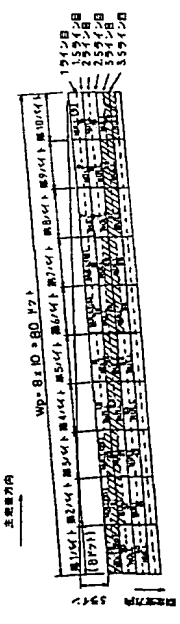
(b) LED駆動のデータ

左図上りの場合はメモリの動作を示す図解図

【図12】



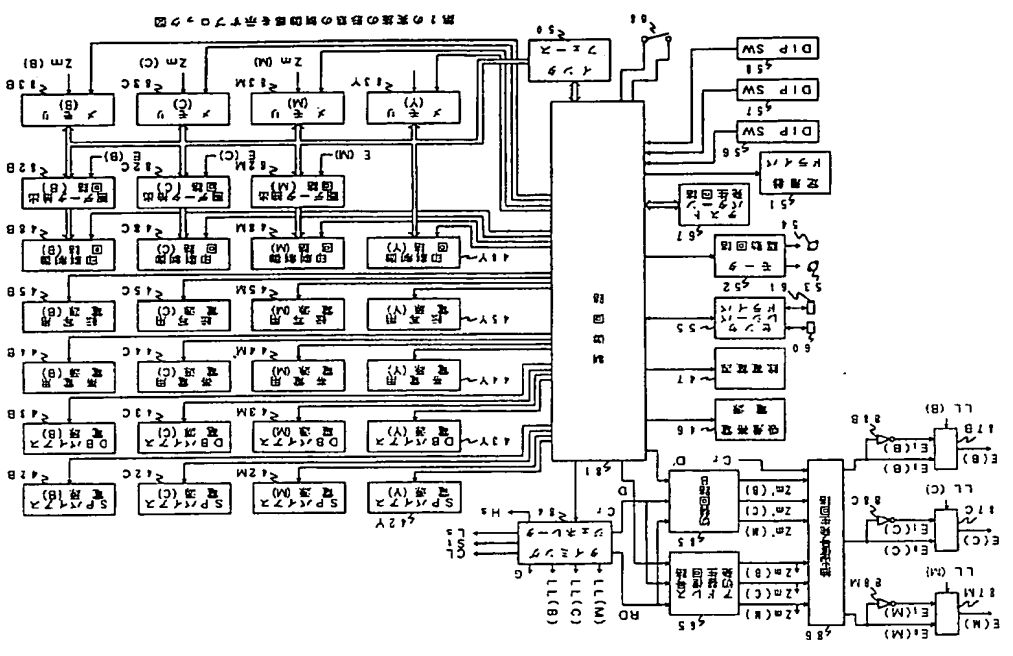
(a) 図12のRAM配置



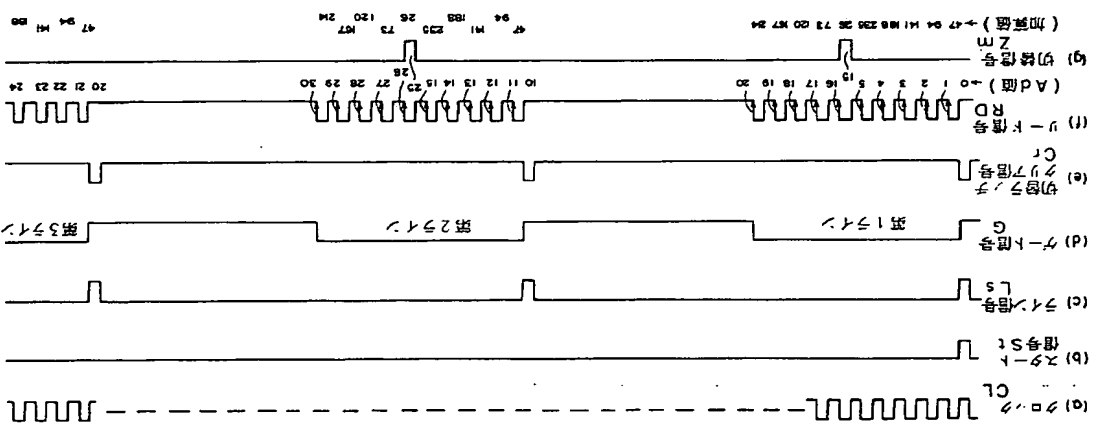
(b) LED駆動のデータ

左図上りの場合はメモリの動作を示す図解図

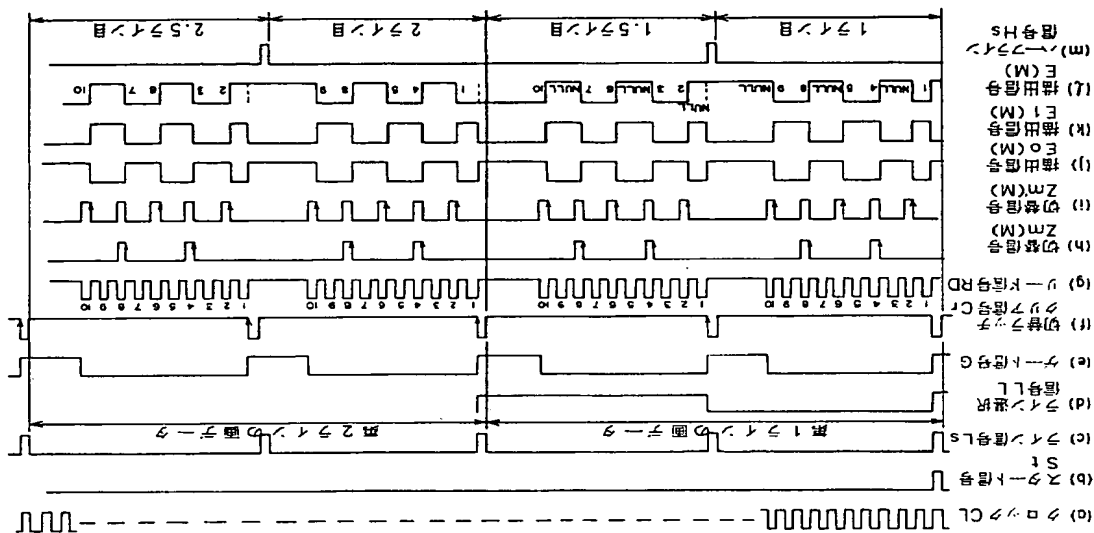
【図13】



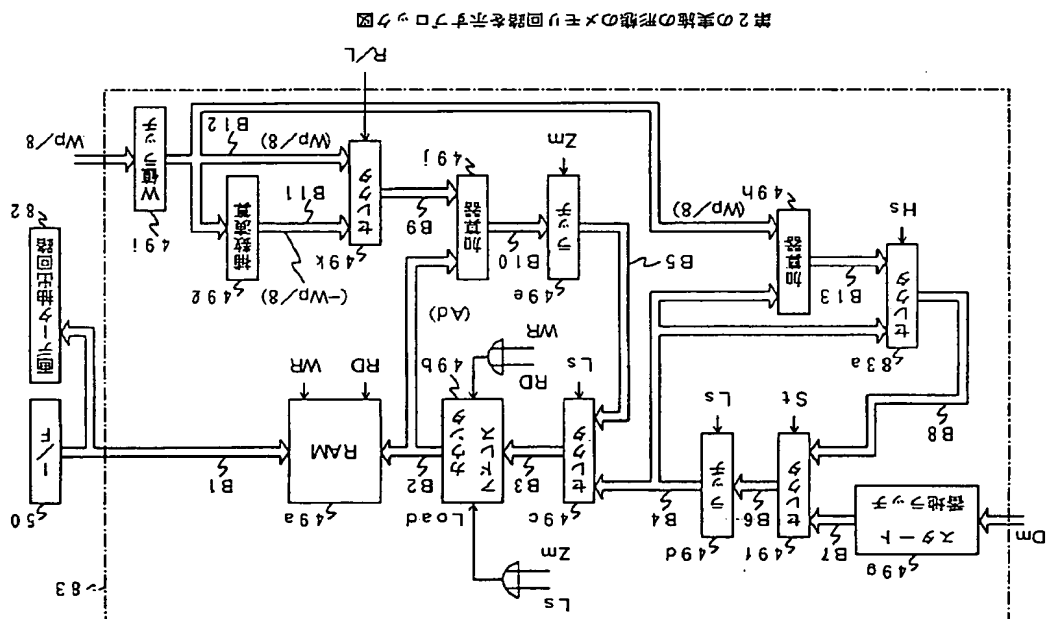
【図11】



左図上りの場合のメモリの動作を示すタイミングチャート



第2の実施の形態のメモリの動作を示すタイミングチャート



第2の実施の形態のメモリ回路を示すブロック図



(72)発明者 尾形 秀一郎  
東京都港区芝浦4丁目11番地22号 株式会社  
杜仲データ内

【図16】

【図18】

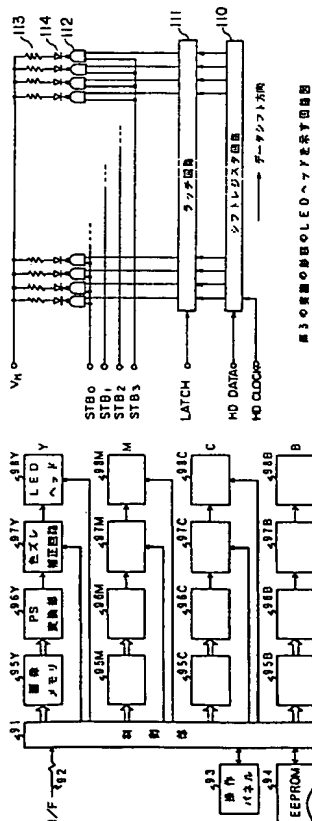


図18の系統図は、LED (405) を表示回路図

【図19】

【図21】

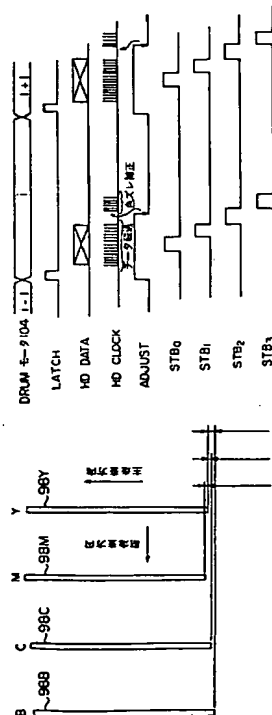


図21の図は、LED (405) の動作を示すタイミングチャート

フロントページの続き

(51) Int. Cl. <sup>o</sup>	識別記号	片内整理番号	F I	技術表示箇所
G 03 G 15/01	1 1 2	H 04 N 1/46	Z	
H 04 N 1/04				
1/46				

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**